

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 57-121255

(43)Date of publication of application : 28.07.1982

(51)Int.CI.

H01L 21/92
// H01L 21/60

(21)Application number : 56-006389

(71)Applicant : HITACHI LTD

(22)Date of filing : 21.01.1981

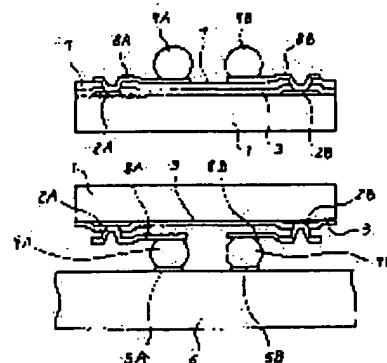
(72)Inventor : HONDA MINORU

(54) ELECTRIC CIRCUIT ELEMENT WITH METALLIC BUMP AND MOUNTING METHOD OF THE SEME

(57)Abstract:

PURPOSE: To improve the reliability in mounting an electric circuit element and to reduce the number of steps of mounting the element by providing a spacer film on a protective film of an IC chip body, further covering a film wire on the spacer film, connecting one end of the film wire to the circuit electrode of the chip body, and providing a metallic bump electrode at the other end of the wire.

CONSTITUTION: A spacer 7 made of polyimide resin or the like is formed on a portion except the connecting parts of the circuit electrodes 2A, 2B on an IC chip body 1, and film wires 8A, 8B formed with solder metallic bump electrodes 9A, 9B are formed on the spacer. In order to mount the wires on a ceramic circuit board 6, the chip body 1 is positioned on the circuit electrodes 5A, 5B on a ceramic circuit substrate 6, the bump electrodes are heated, molten and connected, and spacer 7 is removed with resin etchant. Accordingly, the thermal strain of the solder bump electrodes at the heating and melting time due to mechanical strength of the wires 8A, 8B can be absorbed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

⑩ 日本国特許庁 (JP)
⑫ 公開特許公報 (A)

⑪ 特許出願公開
昭57-121255

⑤ Int. Cl.
H 01 L 21/92
// H 01 L 21/60

識別記号

厅内整理番号
7638-5F
6819-5F

⑬ 公開 昭和57年(1982)7月28日
発明の数 2
審査請求 未請求

(全 3 頁)

⑭ 金属バンプを持つ電気回路素子およびその実装方法

秦野市堀山下1番地株式会社日立製作所神奈川工場内

⑮ 特願 昭56-6389

⑯ 出願人 株式会社日立製作所
東京都千代田区丸の内1丁目5番1号

⑰ 出願 昭56(1981)1月21日

⑱ 発明者 本田義

⑲ 代理人 弁理士 薄田利幸

明細書

1 発明の名称 金属バンプを持つ電気回路素子
およびその実装方法

本発明は金属バンプ電極を持つ電気回路素子
およびその実装方法に関する。

2 特許請求の範囲

半導体ICなどの電気回路素子の電極に半田
などの金属バンプ電極を形成し、この金属バン
プ電極で直接別の回路基板に接続する技術が確
立されている。このような金属バンプ電極によ
る接続をCCB接続と呼んでおり、電気回路素
子をCCB素子と呼んでいる。

1. 回路電極を除く電気回路素子本体上を保護
膜で覆い、さらにその上にスペーサ膜を形成
し、該スペーサ膜上に膜配線を形成し、該膜
配線の一端は上記回路電極に接続し、他端に
金属バンプ電極を形成したことを特徴とする
電気回路素子。

第1図は従来技術によるCCB素子の構造を
示す断面図であり、第2図は従来技術によるC
CB素子の実装状態を示す断面図である。第1
図において半田バンプ4A及び4BはICチップ
本体1の回路電極2A及び2Bとそれぞれ接
続していて、その接続部分の他のICチップ本
体の全表面は保護膜3によって物理的且つ化
学的に気密保護されている。この様なCCB用素
子を別な電気回路装置と接続するCCB実装方
法として例えば第2図の様な接続が一般的であ
る。第2図において前記CCB用素子はセラミ
ック回路基板4に設けてある回路の電極5.1

2. 回路電極を除く電気回路素子本体上を保護
膜で覆い、さらにその上にスペーサ膜を形成
し、該スペーサ膜上に膜配線を形成し、該膜
配線の一端は上記回路電極に接続し、他端に
金属バンプ電極を形成した電気回路素子を別
な回路基板に上記金属バンプ電極で直接接続
する場合、この直接接続の前または後に上記
スペーサ膜を除去することを特徴とする実装
方法。

3 発明の詳細な説明

及び 5B と半田ベンプ 4A 及び 4B を介してセラミック回路基板 6 に電気的、機械的に接続していることを示す。

この様な従来技術による CCB 用電子及び実装方法に於いては、両者の接続は機械的に強力に固定された回路の電極 2A 及び 2B と 5A 及び 5B の間に半田ベンプ 4A, 4B を介して行なわれるため、IC チップ本体 1 及びセラミック回路基板 6 に発生する熱伝による機械的伸縮は半田ベンプ 4A, 4B に伝えられ半田ベンプはこの伸縮に応じた機械的歪ストレスを受けて最終的には接続部が破壊されてしまう。この様な破壊に致るまでを CCB 接続の歪ストレスに対する寿命とするが、寿命を長くするために、CCB 用電子の半田ベンプの大きさやベンプ間距離や半田の過剰組成比を厳しく管理する必要があり、また実装方法においてはベンプ部の接続高さや、接続電極の形や面積、接続作業時の加熱温度などを厳しく管理しなければならず、これらのために多大な工数と設備を要するとい

う B と回路の電極 2A, 2B の接続部を除く全表面にスペーサー膜 7 が施され、その上に膜配線 8A, 8B がスペーサ膜 7 と接着して構成される。膜配線 8A, 8B の一端には半田またはその他の金属で出来た金属ベンプ電極 9A 及び 9B が形成されている。スペーサー膜は例えば P:Q などのポリイミド系樹脂を塗布ペークした後、ホトエフティング処理により構成することができる。また膜配線は Ti, Cu, Cr, Au などの金属を前記スペーサー膜構成後に真空蒸着しその後、ホトエフティング処理により容易に構成できるものである。この様にして膜配線を構成する工程の途中において金属ベンプ電極 9A, 9B も電気メッキ法または、蒸着方法により適当な位置と形を得て作ることができる。

第 4 図は、本発明の CCB 用電子の実装方法の実施例を示すものである。第 3 図に示す如く作成された CCB 用電子を、セラミック回路基板 6 の回路電極 5A 及び 5B に対し、金属ベンプ電極 9A 及び 9B が相対する様に位置合わせ

う問題点があつた。

本発明の目的は前記した様な従来の CCB 用電子及び実装方法の問題点を解決した CCB 用電子及び実装方法を提供することにある。

本発明の CCB 用電子は、IC チップ本体の保護膜の上にスペーサー膜を設けたこと、更にスペーサー膜の上に膜配線を施し、この膜配線の一端を IC チップ本体の回路電極と接続し、他の一端に金属ベンプ電極を設けたことを特徴とする。

また本発明の CCB 用電子の実装方法は、上に記した特徴を有する CCB 用電子を他の回路基板等に CCB 接続する場合、その接続前または接続後前に前記 CCB 用電子のスペーサ膜を除去することを特徴とする。

第 3 図及び第 4 図は本発明の一実施例を示す。第 3 図において、IC チップ本体 1 は回路の電極 2A 及び 2B を有し、これらは膜配線 8A, 8B の接続部を除く全表面に保護膜 5 が施こされている。更にその上に、同様に膜配線 8A,

した後、金属ベンプ電極を加熱溶融し、回路電極 5A 及び 5B と電気的機械的に接続する。次に CCB 用電子のスペーサ膜を (P:Q の) エフティング液に浸してこれを除去する。その結果、膜配線 8A, 8B と保護膜 5 との間に空隙が出来る。よって、IC チップ本体 1 は回路電極 2A, 2B と膜配線 8A, 8B との接続部を第 1 の支点として膜配線と金属ベンプ電極を経由してセラミック回路基板 6 の回路電極 5A, 5B を第 2 の支点として弾力的に保持接続された実装方法となる。スペーサ膜の除去は CCB 接続前に行なうこともできる。更にこうした実装後、シリコーンゲルなどを塗布して気密封止を行なつても良い。

本発明の CCB 用電子及び実装方法を採用することにより、IC チップ本体とセラミック回路基板との接続部分が従来の半田による固定方式から、膜配線と半田ベンプまたは他の金属ベンプ電極を経由した相当に機械的に柔軟性の高い接続となるために IC チップ本体や、セラミ

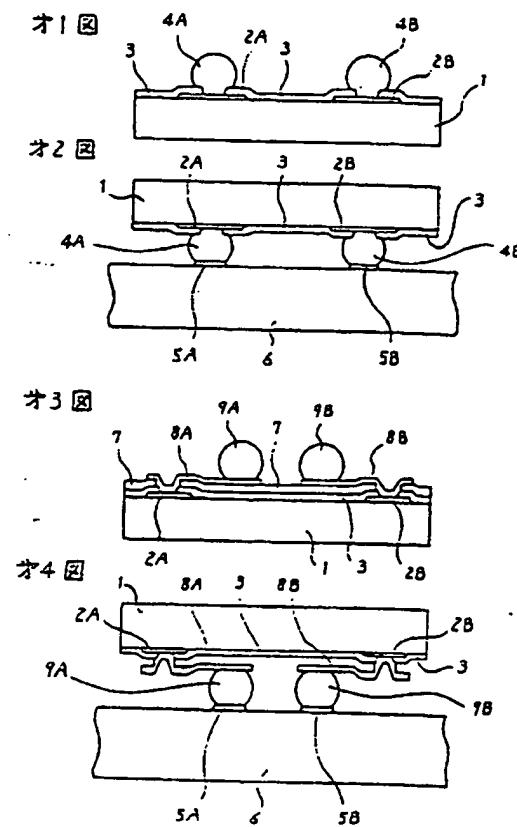
フク回路基板の熱変動量を十分に吸収することが出来る。この場合、前記熱変動量の殆んどは膜配線部の可逆弹性範囲内の伸縮及びそれとして吸収され、その他はパンア電極部で吸収されることになる。

よつてパンア電極接続部にかかるストレスが軽減されるため、CCCB接続の寿命が極めて長くなる。即ち信頼性の高い実装状態が実現できる。また第2の効果として、従来のCCCB用電子子に比べてパンアの形状、パンア間距離、パンア材質などについて管理値を相当緩めても従来方式と同様の接続部の信頼性を得ることが可能で、その場合における工数、設備の経済に大きな効果が得られる。

4 図面の簡単な説明

第1図は従来技術によるCCCB用電子子の構造を示す断面図、第2図は従来技術によるCCCB実装方式の断面図、第3図は本発明のCCCB用電子子の実施例の構造を示す断面図、第4図は本発明のCCCB実装方法の実施例を示す断面図で

代理人弁護士　藤田　利一郎



ある。

1 … ICチップ本体、 2A, 2B, 5A, 5B …回路電極、
 3 …保護膜、 6 …セラミック回路基板、
 7 …スペーサ膜、 8A, 8B …膜配線、
 9A, 9B …金属パンア電極。